

Podstawy Systemów Mikroprocesorowych

Lab. 9. Magistrala I²C. v.0.2

Dariusz Tefelski

2020-11-15

Spis treści

Laboratorium 9.	3
Magistrala I ² C.	3
Zadanie 1	3
Realizacja	3
Zadanie 2.	5

Laboratorium 9.

Magistrala I²C.

Ćwiczenie ma na celu zapoznanie użytkownika z interfejsem **I²C** (Inter-Integrated Circuit), który w oznaczeniach firmy Microchip (wcześniej ATMEL) nosi nazwę **TWI** (Two-wire serial interface). Interfejs ten jest standardem komunikacji z wieloma typami układów scalonych. Jest to interfejs synchroniczny typu Master/Slave.

Zadanie 1 dotyczy obsługi zegara czasu rzeczywistego **RTC** i wyświetlanie aktualnego czasu na wyświetlaczu LCD, tak aby dokładnie co 1 sekundę zmieniać wyświetlany czas.

Zadanie 2 dotyczy obsługi zewnętrznej pamięci EEPROM również z wykorzystaniem interfejsu **I²C**.

Zadanie 1

Realizacja

Zapoznać się z notą katalogową zegara czasu rzeczywistego (**RTC** – Real Time Clock) **PCF8563**. Układ ten w wykonaniu SMD umieszczony jest na płytce prototypowej EvB 5.1 nad przyciskami (SWITCHES) i poniżej diody LED RGB. Patrz nota katalogowa płyty EvB 5.1.

Wszystkie układy **I²C** podłączone są do mikrokontrolera do odpowiednich wyprowadzeń **SDA**, **SCL**. Linie te są także podpięte przez rezystory 10 kOhm do napięcia zasilania **5 V**, wymuszając słaby stan wysoki na magistrali.

Po prawej stronie układu **PCF8563** znajdują się wyprowadzenia pinów **CLK** oraz **INT**. Wyprowadzenie **CLK** wykorzystamy do generowania co sekundę impulsu, który wyzwalać będzie przerwanie zewnętrzne **INT0** w mikrokontrolerze, które powinno odczytać z zegara **RTC** aktualny czas.



Układ PCF8563 ma adres do zapisu **0xa2**, a do odczytu **0xa3**

Przygotować bibliotekę obsługi transmisji za pomocą wbudowanego w mikrokontroler ATmega32 interfejsu TWI. Powinna ona zawierać:

- funkcję inicjalizacji interfejsu TWI (w tym ustawienie częstotliwości zegara magistrali, która będzie mieściła się w zalecanych w nocie katalogowej układu PCF8563 granicach - proponowane rozwiązanie: sygnał zegarowy na linii SCL o częstotliwości 100 kHz), np.

```
void I2C_init(void);
```

- funkcję inicjalizacji transmisji, np.

```
uint8_t I2C_start(void);
```

- funkcję zatrzymania transmisji, np.

```
void I2C_stop(void);
```

- funkcję wysłania bajtu danych, np.

```
uint8_t I2C_write(uint8_t data);
```

- funkcję odczytu bajtu danych, np.

```
uint8_t I2C_read(uint8_t *read_value, uint8_t ack);
```

Powinny one uwzględniać odczyt zapis wielu bajtów z uwzględnieniem potwierdzenia ACK.

Obsługa zegara RTC powinna zawierać makra konwersji liczby na kod BCD, oraz z kodu BCD na liczbę oraz funkcje:

```
#define dec2bcd(x) (((x)/10)<<4) + ((x) % 10)
#define bcd2dec(x) (((x)>>4)*10) + ((x) & 0x0f)
```

```
void rtc_init(void);
void rtc_set_date_time(struct datetime*);
void rtc_get_date_time(struct datetime*);
```

Do przekazywania danych wykorzystać strukturę:

```
struct datetime {
    uint8_t hour;
    uint8_t min;
    uint8_t sec;
    uint8_t day;
    uint8_t weekday;
    uint8_t month;
    uint8_t year;
};
```

Strukturę można łatwo zainicjować następująco:

```
struct datetime mydt = {
    .sec = 0,
    .min = 0,
    .hour = 16,
    .day = 28,
```

```
.weekday = 6,  
.month   = 11,  
.year    = 20  
};
```

Do programu głównego dołączyć bibliotekę obsługi LCD.

Wykonać program, który ustawi zegar RTC oraz będzie wyświetlał czas oraz datę na wyświetlaczu LCD, tak aby kolejne wyświetlenia wykonywały się co 1 sekundę (w obsłudze przerwania zewnętrznego INT0). Do wyprowadzenia INT0 mikrokontrolera doprowadzić sygnał z pinu CLK obok układu PCF8563. Wytwarzanie zbocza narastającego na wyjściu układu PCF8563 skonfigurować w funkcji RTC_init().

Zadanie 2.

Zapoznać się z notą katalogową szeregowej pamięci EEPROM **AT24C128**.

Korzystając z interfejsu TWI napisać procedury obsługi zapisu i odczytu bajtu danych pod zadany adres oraz funkcję zapisu i odczytu wielu bajtów na raz. Przetestować zapis i odczyt danych z pamięci na wyświetlaczu LCD.



Układ **AT24C128** ma adres do zapisu **0xa6**, a do odczytu **0xa7**



Na płytce EvB 5.1 podłączona do szyny I²C jest pamięć EEPROM o oznaczeniu ATMLH636. Jest ona kompatybilna ze względu na interfejs sterowania z pamięcią **AT24C128**.